

S2 1 PN="EP 27881"  
?t 2/5/1

2/5/1  
DIALOG(R) File 351:Derwent WPI  
(c) 2002 Derwent Info Ltd. All rts. reserv.

003036640  
WPI Acc No: 1981-D6654D/198117

**Monolithic integrated circuit image sensor - suppresses noise by  
subtracting charges transferred to capacitors from sensors**

Patent Assignee: SIEMENS AG (SIEI )  
Inventor: ENDLICHER F; KOCH R  
Number of Countries: 008 Number of Patents: 006  
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
DE 2939490	A	19810416	DE 2939490	A	19790928	198117 B
EP 27881	A	19810506				198120
US 4380755	A	19830419				198318
EP 27881	B	19830817				198334
CA 1157954	A	19831129				198401
DE 2939490	C	19870806				198731

Priority Applications (No Type Date): DE 2939490 A 19790928  
Cited Patents: DE 2527626; DE 2344513; DE 2611771; DE 2652709; DE 2811146;  
US 3876952; US 3949162; US 4145721

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
EP 27881	A	G		
Designated States (Regional): BE FR GB IT NL				
EP 27881	B	G		
Designated States (Regional): BE FR GB IT NL				

Abstract (Basic): DE 2939490 A

The monolithic construction employs charge coupling, with inherent noise during the image scan being cancelled. Each row of sensors (2) is connected (13) to a capacitor formed on the substrate. The outer electrodes (17,18,19) of these capacitors are connected to the input terminals (E1,E2,E3) of a reader (AV). Transfer gates (T1,T2) control the capacitor charging. Sensor line (10) switching is controlled by an impulse circuit (12).

The timing of the periods during which accumulated charges on the sensors are transferred to the capacitors gives a long and short charge period. The long period represents the total signal, the short period is closely representative of internally generated noise. By subtracting the latter charge a cleaner output signal is obtained for passing on to the reader (AV).

Title Terms: MONOLITHIC; INTEGRATE; CIRCUIT; IMAGE; SENSE; SUPPRESS; NOISE;  
SUBTRACT; CHARGE; TRANSFER; CAPACITOR; SENSE

Derwent Class: U13; W04

International Patent Class (Additional): H01L-029/94; H01L-031/14;  
H04N-003/14; H04N-005/30

File Segment: EPI

?

12

# EUROPÄISCHE PATENTANMELDUNG

21 Anmeldenummer: 80105482.6

51 Int. Cl.<sup>3</sup>: H 04 N 3/14, H 01 L 29/94

22 Anmeldetag: 12.09.80

30 Priorität: 28.09.79 DE 2939490

71 Anmelder: SIEMENS AKTIENGESELLSCHAFT Berlin und München, Postfach 22 02 61, D-8000 München 22 (DE)

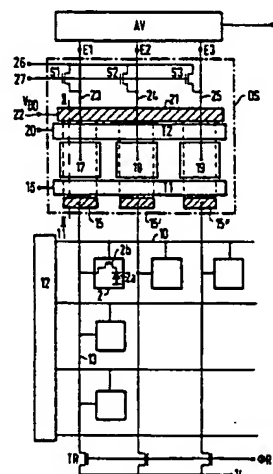
43 Veröffentlichungstag der Anmeldung: 08.05.81 Patentblatt 81/18

72 Erfinder: Endlicher, Frank, Dipl.-Phys., Pilevierpark 10, D-8000 München 83 (DE)  
Erfinder: Koch, Rudolf, Dipl.-Ing., Nimrodstrasse 42, D-8034 Germering (DE)

84 Benannte Vertragsstaaten: BE FR GB IT NL

54 Monolithisch integrierter, zweidimensionaler Bildsensor mit einer differenzbildenden Stufe und Verfahren zu dessen Betrieb.

57 Zweidimensionaler Bildsensor, bei dem die Sensorsignale einer Zeile (10) über die Spaltenleitungen (13) parallel den Eingängen einer Auslesevorrichtung (AV) zugeführt werden. Zur Unterdrückung von sensoreigenen Störsignalen erfolgt eine Differenzbildung zwischen den gestörten Sensorsignalen und den Störsignalen (Nullsignalen). Um eine möglichst platzsparende Integration einer die Differenzbildung vornehmenden Teilschaltung zu erzielen, ist eine Reihe von MIS-Kondensatoren zwischen den Spaltenleitungen und der Auslesevorrichtung angeordnet. Die äußeren Elektroden (17) der MIS-Kondensatoren sind an eine Rücksetzvorrichtung (S1) angeschlossen.



EP 0 027 881 A1

0027881

BEZEICHNUNG GEÄNDERT  
siehe Titelseite

SIEMENS AKTIENGESELLSCHAFT  
Berlin und München

Unser Zeichen  
VPA 79 P 7 1 9 0 EUR

5 Monolithisch integrierter zweidimensionaler Bildsensor  
mit einer differenzbildenden Stufe

Die Erfindung bezieht sich auf einen monolithisch integrierten zweidimensionalen Bildsensor nach dem Oberbegriff des Anspruchs 1.

Eine solche integrierte Schaltung ist aus der DE-PS 26 11 771 bekannt. Die differenzbildende Stufe ist dort als eine Schaltungsstufe angegeben, die eine doppelte  
15 Abtastung der über eine Auslesevorrichtung von den gestörten Sensorsignalen einerseits und den Nullsignalen andererseits abgeleiteten Spannungssignale durchgeföhrt. Eine solche Schaltungsstufe erfordert einen relativ  
20 großen Schaltungsaufwand und läßt sich nur schwer auf dem Halbleiterkörper mitintegrieren.

St 1 Hub / 26.09.1979

Der Erfindung liegt die Aufgabe zugrunde, bei einem monolithisch integrierten Bildsensor der eingangs genannten Art die erwähnten Schwierigkeiten zu beheben. Diese Aufgabe wird durch die im Anspruch 1 gekennzeichneten Merkmale gelöst.

Aus der DE-OS 28 11 146 ist ein auf einem Halbleiterkörper integrierter Schaltkreis zur Differenzbildung von elektrischen Ladungen bekannt, bei dem die zu messenden Ladungen in einer ladungsgekoppelten Anordnung nacheinander in die durch eine Elektrode mit freieinstellbarem Potential und dem Halbleiterkörper gebildete Kapazität gebracht und daraus entfernt werden und die entsprechende Potentialdifferenz an der Elektrode gemessen wird. Eine Anwendung dieses Schaltkreises als Auslesevorrichtung eines zweidimensionalen Bildsensors würde jedoch einen gleichzeitigen Transport von gestörten Sensorsignalen und Nullsignalen bedeuten, was zu einem großen Flächenbedarf der Auslesevorrichtung führen würde.

Der mit der Erfindung erzielbare Vorteil besteht insbesondere darin, daß die Signalentstörung durch einen in einfacher Weise zu realisierenden, der Auslesevorrichtung vorgeordneten Schaltungsteil erfolgt, der nur einen geringen Mehraufwand an Halbleiterfläche erfordert. Damit kann der zweidimensionale Bildsensor einschließlich der differenzbildenden Stufe und der Auslesevorrichtung auf einer wesentlich kleineren Halbleiterfläche realisiert werden, als dies bei den bekannten Schaltungen der Fall wäre.

Die Erfindung wird nachfolgend anhand der Zeichnung näher erläutert. Dabei zeigt:

- Fig. 1 einen nach der Erfindung ausgebildeten zweidimensionalen Bildsensor,  
Fig. 2 einen Querschnitt durch eine Teilschaltung nach Fig. 1 längs der Linie II-II,  
5 Fig. 3 Spannungs-Zeit-Diagramme zur Erläuterung der Schaltung nach Fig. 1,  
Fig. 4 eine weitere Teilschaltung von Fig. 1 und  
Fig. 5 eine Alternative zu Fig. 4.

10

- In den Figuren 1 und 2 ist eine Schaltung schematisch dargestellt, bei der ein zweidimensionaler Bildsensor mit der zugehörigen Auslesevorrichtung auf einem dotierten Halbleiterkörper 1, z. B. aus p-leitendem  
15 Silizium, monolithisch integriert ist. Aus Gründen einer einfachen Darstellung weist der Bildsensor nur neun Sensorelemente auf, die in drei Zeilen und drei Spalten angeordnet sind. Im allgemeinen enthalten Bildsensoren dieser Art jedoch 100 oder mehr Elemente pro Zeile und  
20 Spalte. Die Sensorelemente der ersten Zeile sind mit einer gemeinsamen Zeilenleitung 10 verbunden, die an einen Ausgang 11 eines digitalen Schieberegisters 12 geführt ist. Über den Ausgang 11 sind sämtliche Elemente der ersten Zeile gleichzeitig selektierbar. In analoger  
25 Weise sind auch die Sensorelemente der übrigen Zeilen über ihre Zeilenleitungen mit Ausgängen des Schieberegisters 12 verbunden, die den Zeilenleitungen individuell zugeordnet sind.
- 30 Für jede Sensorspalte ist eine Spaltenleitung, z. B. 13, vorgesehen, die mit allen Sensorelementen dieser Spalte verbindbar ist und über einen mit einer Taktimpulsspannung  $\phi R$  beschalteten Transistor TR mit einem Anschluß 14 in Verbindung steht, der auf einem Referenz-

potential liegt. Die übrigen Spaltenleitungen sind ebenfalls mit den neben ihnen angeordneten Sensorelementen verbindbar und über eigene Transistoren an den Anschluß 14 geführt. Die Spaltenleitung 13 ist weiterhin mit  
5 einem an der Grenzfläche des Halbleiterkörpers 1 vorgesehenen Gebiet 15 verbunden, das eine zu diesem entgegengesetzte Leitfähigkeit besitzt. Der neben dem Gebiet 15 liegende Halbleiterbereich wird durch ein mit einem Anschluß 16 versehenes Transfergate T1 überdeckt,  
10 das durch eine dünne elektrisch isolierende Schicht 1b, z. B. aus  $\text{SiO}_2$ , von der Grenzfläche 1a des Halbleiterkörpers 1 getrennt ist. In gleicher Weise sind auch die anderen Spaltenleitungen mit ihnen zugeordneten Halbleitergebieten 15' und 15" verbunden. Das Gate T1 ist  
15 neben allen diesen Gebieten angeordnet.

Die Sensorelemente 2 bestehen z. B. aus Fotodioden 2a, wie in Fig. 1 angedeutet ist. Dabei ist jede Fotodiode über die Source-Drain-Strecke eines Feldeffekttransistors  
20 2b mit der zugehörigen Spaltenleitung 13 verbunden, während das Gate von 2b an der entsprechenden Zeilenleitung liegt. Andererseits können die Sensorelemente 2 auch aus MIS-Kondensatoren oder aus Fotodioden mit diesen benachbarten MIS-Kondensatoren bestehen oder  
25 als CID-Sensorelemente ausgebildet sein, die jeweils zwei nebeneinander liegende MIS-Kondensatoren aufweisen. All diese Arten von Sensorelementen sind an sich bekannt, so z. B. aus dem Buch von P. G. Jespers "Solid State Imaging", Noordhof Int. Publishing, Leyden, Niederlande \*)  
30 und der Veröffentlichung von S. Ohba "A 1024 element linear CCD and sensor with a new photodiode structure", Proceedings IEDM 1977, Washington, Seiten 538 bis 541. Werden Fotodioden als Sensoren verwendet, so ergibt sich der Vort il einer gleichmäßigen spektralen Empfindlich-  
35 keit.

---

\*) Seiten 447 bis 461

Neben dem Transfergate T1 befinden sich äußere Elektroden 17 bis 19 von MIS-Kondensatoren Ko1 bis Ko3. Unter "MIS" wird dabei eine Struktur verstanden, die aus einer leitenden Schicht und einer Halbleiterschicht besteht, die durch eine dünne elektrisch isolierende Schicht voneinander getrennt sind. Auf der von T1 abgewandten Seite der MIS-Kondensatoren ist ein mit einem Anschluß 20 versehenes Transfergate T2 angeordnet, das ebenfalls durch die isolierende Schicht 16 von der Grenzfläche 1a getrennt ist. An dieses schließt sich in lateraler Richtung ein Halbleitergebiet 21 an, das eine zu dem Halbleiterkörper 1 entgegengesetzte Leitfähigkeit aufweist und mit einem an einer Betriebsspannung  $V_{DD}$  liegenden Anschluß 22 verbunden ist. Die Elektroden 17 bis 19 sind über jeweils eigene Verbindungsleitungen 23 bis 25 mit den Eingängen E1 bis E3 einer Auslesevorrichtung AV verbunden, die so ausgebildet ist, daß an E1 bis E3 anliegende Signale sequentiell an einem Ausgang A ausgegeben werden.

20

Die Elektroden 17 bis 19 sind weiterhin mit Rücksetzvorrichtungen verbunden, die ein Rücksetzen derselben auf eine Referenzspannung  $U_{Ref}$  sowie eine Freischaltung der Elektroden 17 bis 19 von äußeren Potentialen, also einen Zustand des "floating", ermöglichen. Die in Fig. 1 dargestellten Rücksetzvorrichtungen bestehen aus Feldeffekttransistoren S1 bis S3, über deren Source-Drain-Strecken die Elektroden 17 bis 19 an einen gemeinsamen Anschluß 26 geführt sind, der mit  $U_{Ref}$  beschaltet ist, während ihre Gates an einen gemeinsamen, mit einer Taktimpulsspannung  $\phi_R'$  beschalteten Anschluß 27 geführt sind. Die Anschlüsse 16 und 20 sind mit Taktimpulsspannungen  $\phi_{T1}$  und  $\phi_{T2}$  beschaltet. Der in Fig. 1 mit DS bezeichnete Schaltungsteil stellt eine differenzbildende Stufe dar.

- Das Auslesen von Bildinformationen beginnt zunächst mit einem Rücksetzen der Spaltenleitungen einer Zeile auf das Referenzpotential  $V_R$ . Zu diesem Zweck werden die Transistoren TR in den leitenden Zustand geschaltet. Anschließend werden Transistoren TR wieder gesperrt, so daß die Spaltenleitungen von äußeren Potentialen freigeschaltet sind, d. h. sich im Zustand des "floating" befinden. Dann werden die Transistoren 2b einer Zeile über die zugehörige Zeilenleitung 10 leitend geschaltet. Nun fließen die in den Sensorelementen gesammelten, optisch erzeugten Ladungsträger auf die Spaltenleitung, die dadurch eine Potentialänderung erfährt. Anschließend werden die Transistoren 2b wieder gesperrt.
- 15 Betrachtet man nunmehr die Vorgänge bei der in der Zeitspanne AL1 erfolgenden Auslesung des an der Zeilenleitung 10 und der Spaltenleitung 13 liegenden Sensorelements 2 in Verbindung mit Fig. 3, so wird ein erstes
- 20 Ladungspaket Q1, das von der genannten Potentialänderung auf der Spaltenleitung 13 herrührt, aus dem Gebiet 15 über den Halbleiterbereich unterhalb des mit einem Taktimpuls  $\phi_{T11}$  belegten Transferrate T1 in den Kondensator Ko1 übertragen.
- 25 Die Spannung  $U_{17}$  der Elektrode 17 wird bei der Zuführung von Q1 wegen des an 27 liegenden Taktimpulses  $\phi_{R1}'$  auf dem Wert  $U_{Ref}$  gehalten. Nach dem Abschalten von  $\phi_{R1}'$  wird Q1 durch Anlegen eines Taktimpulses  $\phi_{T21}$  an den
- 30 Anschluß 20 in das Halbleitergebiet 21 abgeleitet. Dabei erhöht sich die Spannung  $U_{17}$  um einen Betrag  $\Delta U_{17}$  (Fig. 3).



0027881

-7-

VPA 79 P 7190 EUR

- Anschließend werden die gleichen Sensorelemente, also im betrachteten Fall die an der Zeilenleitung 10 liegenden, einem zweiten Auslesevorgang unterzogen, wobei der Unterschied zu dem ersten Auslesevorgang darin besteht, daß möglichst wenig optisch erzeugte Ladungsträger in den Sensorelementen gesammelt werden. Das kann z. B. durch eine sehr kurze Bemessung der Zeit zwischen dem ersten und zweiten Auslesevorgang geschehen. Die hierbei doch erhaltenen Signale sind ausschließlich auf störende Einflüsse innerhalb des Bildsensors zurückzuführen, wie z. B. auf Kennwertedifferenzen einzelner Teilschaltungen gegeneinander, auf Einkopplungen der zum Betrieb verwendeten Taktimpulsspannungen usw. Derartige Störungen werden auch als "fixed pattern noise" bezeichnet. Die hiervon herrührenden Ladungen werden nun in der beschriebenen Weise in Ladungspakete Q2 umgesetzt, die beim Auftreten von  $\phi_{T12}$  in den Kondensator Ko1 übertragen werden.
- 20 Die Ladungen Q1 entsprechen den durch die Störungen bzw. Störsignale beeinflussten Sensorsignalen, während die Ladungspakete Q2 den Störungen allein entsprechen und daher auch als Nullsignalladungen bezeichnet werden.
- 25 Beim Einbringen der Ladung Q2 in den Halbleiterbereich unterhalb der Elektrode 17 tritt an dieser eine Spannungsabsenkung  $\Delta U_{17}'$  auf. Damit ergibt sich eine Spannung  $U_a$  auf der Verbindungsleitung 23, deren Differenz  $\Delta U$  gegenüber  $U_{Ref}$  der Differenz aus der Sensorsignalladung Q1 und der Nullsignalladung Q2 und damit dem ungestörten bzw. korrigierten Sensorsignal entspricht.
- 30

0027881

-8-

VPA 79 P 7 1 9 0 EUR

Das korrigierte Sensorsignal wird über den Eingang E1 der Auslesevorrichtung AV zugeführt und in einer vorgegebenen zeitlichen Folge mit den an den anderen Eingängen E2 und E3 anliegenden, korrigierten Sensorsignalen bei A ausgelesen.

Die Auslesevorrichtung besteht zweckmäßigerweise aus einer CTD-Anordnung 28, die entsprechend Fig. 4 aufgebaut ist. Sie weist eine Reihe von auf der Isolierschicht 1b angeordneten Transferelektroden auf, von denen jeweils vier aufeinanderfolgende Elektroden, die mit Taktimpulsspannungen  $\phi_1$  bis  $\phi_4$  beschaltet sind, ein CTD-Element bilden. In Fig. 4 sind drei CTD-Elemente CE1 bis CE3 dargestellt. Jeweils eine Transferelektrode jedes Elements ist nach beiden Seiten verlängert und dabei einerseits einem Gate BG und andererseits einem Gate TG angenähert, die beide auf der Isolierschicht 1b angeordnet und über die dargestellten Anschlüsse mit Taktimpulsspannungen  $\phi_{BG}$  und  $\phi_R'$  beschaltet sind. Neben dem Gate BG befinden sich drei mit den Eingängen E1 bis E3 verbundene Halbleitergebiete 29 bis 31, die zum Halbleiterkörper 1 entgegengesetzte Leitfähigkeit haben. Neben dem Gate TG ist ein Halbleitergebiet 32 vorgesehen, das ebenfalls eine zu 1 entgegengesetzte Leitfähigkeit aufweist und über den dargestellten Anschluß mit der Spannung  $U_{Ref}$  beschaltet ist. Die gestrichelt eingezeichneten Linien 33 und 34 stellen die Begrenzungen von zwischen ihnen liegenden Dünnschichtbereichen der Isolierschicht 1b dar, die von Dickschichtbereichen umgeben sind. Eine CTD-Ausgangsstufe 35 ist mit dem Ausgang A beschaltet.

Bei einer Ausführung der erfindungsgemäßen Schaltung nach Fig. 4 wird die aus den Transistoren S1 bis S3 bestehende Rücksetzeinrichtung durch die Schaltungsteile TG und 32 in Verbindung mit den übrigen Schaltungsteilen der CTD-Anordnung 28 ersetzt. Es besteht aber andererseits die Möglichkeit, die Teile TG und 32 in Fig. 4 wegzulassen und die in Fig. 1 prinzipiell dargestellte Rücksetzvorrichtung beizubehalten.

- 10 Das Auslesen der korrigierten Sensorsignale geht bei einer gemäß Fig. 4 ausgebildeten Auslesevorrichtung so vor sich, daß beispielsweise bei einem am Eingang E1 anliegenden Spannungssignal  $U_a$  beim Auftreten des Taktimpulses  $\phi_{BG1}$  (Fig. 3) eine von  $U_a$  abhängige Ladungsmenge über eine durch die Amplitude von  $\phi_{BG}$  gegebene Potentialbarriere unterhalb von BG unter die Transfer-  
15 elektrode EL1 gelangt. Daher ergibt sich ein entsprechender Spannungsanstieg 36 an der Kondensatorelektrode 17. Es schließt sich dann der Weitertransport dieser in CE1 eingelesenen Ladungsmenge und der analog  
20 in die anderen CTD-Elemente eingelesenen Ladungsmengen durch das Anschalten der Taktimpulsspannungen  $\phi_1$  bis  $\phi_4$  an, was in Fig. 3 durch die Zeitspanne ZD und durch schmale Impulse  $\phi_1$  angedeutet ist. Bis zum Beginn  
25 dieses Weitertransports liegt ein Spannungssignal  $\phi_{11}$  am Anschluß 37 der CTD-Anordnung 28.

- Schließlich wird durch einen Impuls  $\phi_{T22}$  die im Kondensator Ko1 befindliche Nullsignalladung in das Gebiet 21  
30 abgeleitet, was an der Elektrode 17 zu einem Spannungsanstieg 36a führt.

Zu Beginn des nächsten Auslesevorgangs, der in Fig. 3 mit AL2 bezeichnet ist, wird die Elektrode 17 durch den Impuls  $\phi_{R2}'$  und gegebenenfalls  $\phi_{BG2}$  wieder auf die Spannung  $U_{Ref}$  rückgesetzt.

5

In Fig. 5 ist eine andere Ausführungsform der Auslesevorrichtung AV schematisch dargestellt. Es handelt sich hierbei um eine Ausleseleitung 38, die z. B. aus einem metallischen oder aus hochdotiertem polykristallinem Silizium gebildeten Streifen bestehen kann oder auch als ein umdotierter, streifenförmiger Halbleiterbereich (Diffusionsleitung) ausgeführt sein kann. Die Eingänge E1 bis E3 sind über die Source-Drain-Strecken von Multiplex-Transistoren M1 bis M3 mit der Ausleseleitung 38 verbunden, wobei die Gates von M1 bis M3 an die Ausgänge einer Auswahlvorrichtung 39, z. B. eines Adressdekoders oder eines digitalen Schieberegisters, geschaltet sind, die die Multiplex-Transistoren jeweils einzeln nacheinander in den leitenden Zustand schaltet.

Bei den behandelten Ausführungsbeispielen, bei denen von einem p-leitenden Halbleiterkörper ausgegangen wird, weisen die angegebenen Potentiale und Spannungen gegenüber dem Bezugspotential der Schaltung, auf dem der Halbleiterkörper 1 liegt, jeweils positive Vorzeichen auf. Werden die Leitfähigkeitstypen der einzelnen Halbleitergebiete durch die jeweils entgegengesetzten ersetzt, so kehren sich auch die Vorzeichen der Spannungen und Potentiale um.

Obwohl die CTD-Anordnung des angegebenen Ausführungsbeispiels als SCCD-Anordnung (Surface-Charge-Coupled Device) ausgebildet ist, kann die Erfindung mit be-

- kannten CTD-Anordnungen beliebiger Art ausgeführt werden, wie sie z. B. in dem Buch von Sequin und Tompsett, "Charge Transfer Devices", Academic Press, New York, 1975 auf den Seiten 1 bis 18 beschrieben sind.
- 5 Die CTD-Anordnungen können dabei entsprechend ihrem Aufbau nach einem der bekannten Verfahren, so z. B. im 2-, 3-, 4- oder Mehrphasenbetrieb, arbeiten.

- Der in Fig. 3 mit ZD bezeichnete Zeitabschnitt stellt die Zeilendauer dar. In dieser Zeitspanne werden die von einer Sensorzeile stammenden Sensorsignale unter dem Einfluß der Taktimpulsspannungen  $\phi 1$  bis  $\phi 4$  am Ausgang A abgegeben. Die gleiche Zeitspanne benötigt ein durch die weiterverarbeiteten Sensorsignale gesteuerter
- 15 Elektronenstrahl eines Bildsichtgerätes, um eine Bildzeile zu schreiben. Der Zeitabschnitt AL1 wird als Austastlücke bezeichnet. In diesem Zeitabschnitt wird ein das Zeilensignal in einem Wiedergabegerät schreibender Elektronenstrahl ausgetastet und vom Zeilenende
- 20 zum Zeilenanfang der nächsten Zeile hingeführt. Bei einer Wiedergabe in Fernsehgeräten müssen die Zeitabschnitte ZD und AL der Fernsehnorm entsprechen und betragen jeweils 52  $\mu$ s und 12  $\mu$ s.

- 25 7 Patentansprüche  
5 Figuren

Patentansprüche

1. Monolithisch integrierter, zweidimensionaler Bildsensor, bei dem die Sensorelemente auf einem dotierten Halbleiterkörper in Zeilen und Spalten angeordnet sind, bei dem jeder Spalte eine Spaltenleitung zugeordnet ist, die eine Ausleseleitung für die Sensorsignale der in dieser Spalte liegenden Sensorelemente darstellt, bei dem jede Spaltenleitung einem Eingang einer Auslesevorrichtung zugeordnet ist, an deren Ausgang die Sensorsignale einer Zeile sequentiell auslesbar sind, und bei dem eine die gestörten Sensorsignale einer Sensorzeile gegenüber den sensoreigenen Störsignalen (Nullsignale) auswertende, differenzbildende Stufe vorgesehen ist, d a d u r c h g e k e n n z e i c h n e t , daß die differenzbildende Stufe aus einer Anzahl von den Spaltenleitungen (13) individuell zugeordneten MIS-Kondensatoren (Ko1) besteht, deren äußere Elektroden (17) mit den Eingängen (E1) der Auslesevorrichtung (AV) verbunden und über eine Rücksetzvorrichtung an eine Referenzspannung anschaltbar sind, und daß neben den äußeren Elektroden (17) zwei Gates vorgesehen sind, von denen das erste (T1) einen Halbleiterbereich überdeckt, der zwischen den MIS-Kondensatoren (Ko1) und mit den Spaltenleitungen (13) verbundenen, umdotierten Halbleitergebieten (15) liegt, während das zweite (T2) einen zwischen den MIS-Kondensatoren (Ko1) und einem mit einer festen Betriebsspannung ( $V_{DD}$ ) beschalteten, umdotierten Halbleitergebiet (21) liegenden Halbleiterbereich überdeckt.

2. Bildsensor nach Anspruch 1, d a d u r c h g e -  
k e n n z e i c h n e t , daß die Auslesevorrichtung  
(AV) eine CTD-Anordnung (28) enthält, die in CTD-Ele-  
menten, die den Spaltenleitungen (13) individuell zuge-  
5 ordnet sind, Transferelektroden (EL1) aufweist, welche  
in Richtung auf ein drittes Gate (BG) verlängert sind,  
und daß das dritte Gate (BG) neben umdotierten Halb-  
leitergebieten (29, 30, 31) liegt, die mit den äußeren  
Elektroden (17) verbunden sind.
- 10 3. Bildsensor nach Anspruch 2, d a d u r c h g e -  
k e n n z e i c h n e t , daß die in Richtung auf  
das dritte Gate (BG) verlängerten Transferelektroden  
auch in Richtung auf ein viertes Gate (TG) verlängert  
15 sind, das den Halbleiterbereich zwischen der CTD-  
Anordnung (28) und einem umdotierten, mit einer Referenz-  
spannung ( $U_{Ref}$ ) beschalteten Halbleitergebiet (32) über-  
deckt.
- 20 4. Bildsensor nach Anspruch 1, d a d u r c h g e -  
k e n n z e i c h n e t , daß die Auslesevorrichtung  
(AV) eine Ausleseleitung (38) enthält, an die die Ein-  
gänge (E1...E3) der Auslesevorrichtung (AV) über  
Multiplex-Transistoren (M1...M3) einzeln anschaltbar  
25 sind und daß die Gates der Multiplex-Transistoren  
(M1...M3) mit den Ausgängen einer Auswahl-Vorrichtung  
(39) verbunden sind.
- 30 5. Verfahren zum Betrieb eines Bildsensors nach An-  
spruch 1, d a d u r c h g e k e n n z e i c h n e t ,  
daß von den gestörten Sensorsignalen einer Zeile (10)  
abgeleitete, erste Ladungsmengen über die Spalten-  
leitungen (13) parallel in die Kondensatoren (Ko1) ein-  
gelesen werden, deren äußere Elektroden dabei auf einer

- Referenzspannung liegen, daß diese ersten Ladungsmengen nach dem Abschalten der äußeren Elektroden (17) von der Referenzspannung aus den Kondensatoren (Ko1) ausgelesen werden, daß anschließend von den Nullsignalladungen derselben Zeile (10) abgeleitete, zweite Ladungsmengen in die Kondensatoren (Ko1) eingelesen werden, daß die sich hierbei an den äußeren Elektroden (17) einstellenden Spannungen parallel der Auslesevorrichtung zugeführt werden, aus der sie dann sequentiell ausgelesen werden und daß die zweiten Ladungsmengen aus den Kondensatoren (Ko1) ausgelesen werden.
6. Verfahren zum Betrieb eines Bildsensors nach Anspruch 2 oder 3, d a d u r c h g e k e n n z e i c h n e t , daß von den gestörten Sensorsignalen einer Zeile (10) abgeleitete, erste Ladungsmengen über die Spaltenleitungen (13) parallel in die Kondensatoren (Ko1) eingelesen werden, deren äußere Elektroden dabei auf einer Referenzspannung liegen, daß diese ersten Ladungsmengen nach dem Abschalten der äußeren Elektroden (17) von der Referenzspannung aus den Kondensatoren (Ko1) ausgelesen werden, daß anschließend von den Nullsignalladungen derselben Zeile (10) abgeleitete, zweite Ladungsmengen in die Kondensatoren (Ko1) eingelesen werden, daß von den sich hierbei an den äußeren Elektroden (17) einstellenden Spannungen Ladungen abgeleitet werden, die in die Elemente einer als Auslesevorrichtung dienenden CTD-Anordnung (28) eingegeben werden.



0027881

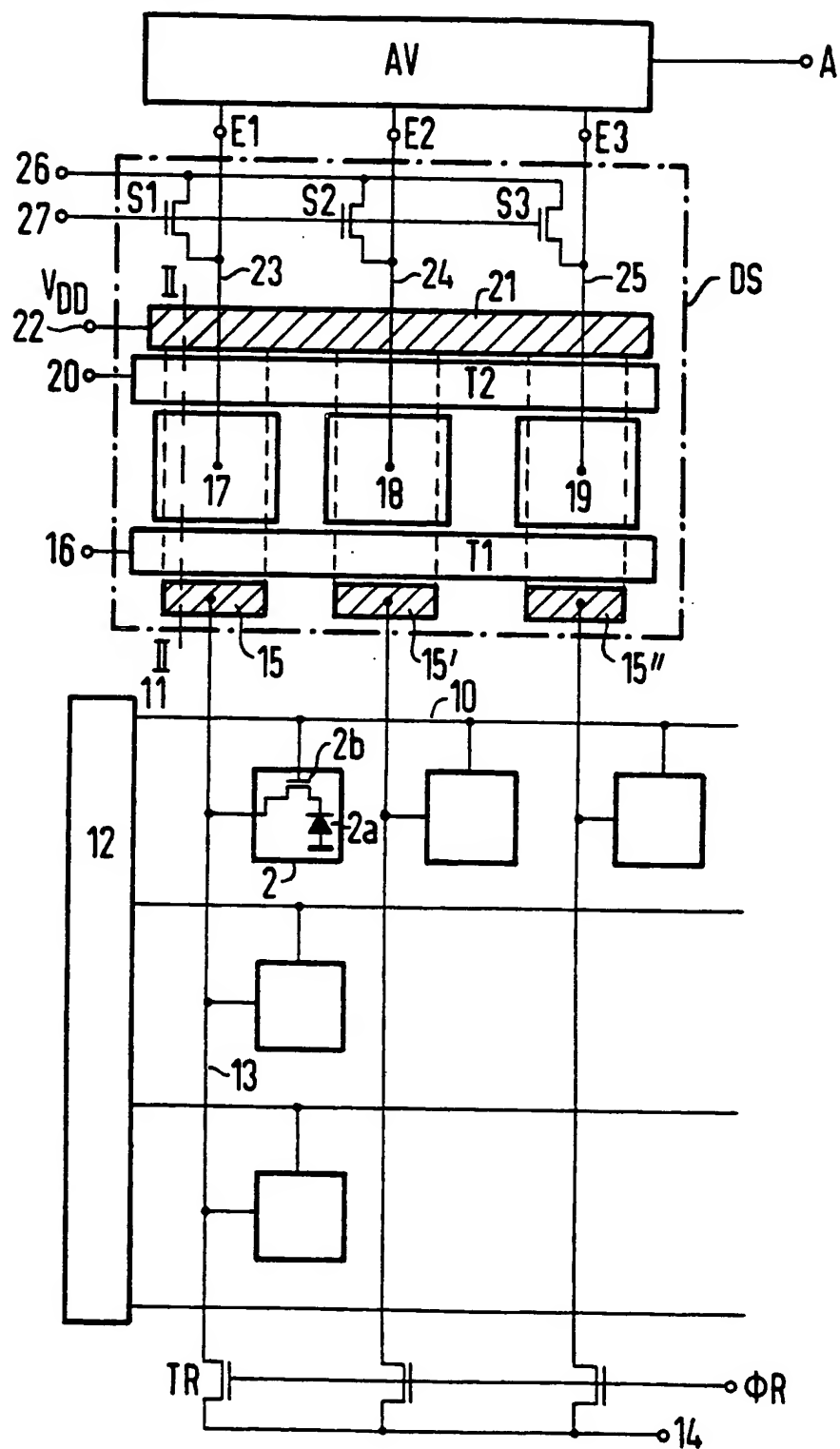
-15-

VPA 79 P 7190 EUR

7. Verfahren nach Anspruch 6, d a d u r c h g e -  
k e n n z e i c h n e t , daß vor dem Einlesen der  
ersten und zweiten Ladungsmengen in die Kondensatoren  
(Ko) ein Rücksetzen der äußeren Elektroden (17) über  
5 die geöffneten dritten und vierten Gates auf ein Poten-  
tial erfolgt, das von der Amplitude einer dem dritten  
Gate (BG) zugeführten Spannung abhängig ist, die diesem  
auch beim Auslesen der Ladungen in die Elemente der  
CTD-Anordnung (28) anliegt.

1/3

FIG 1



[illegible]

3/3

FIG 4

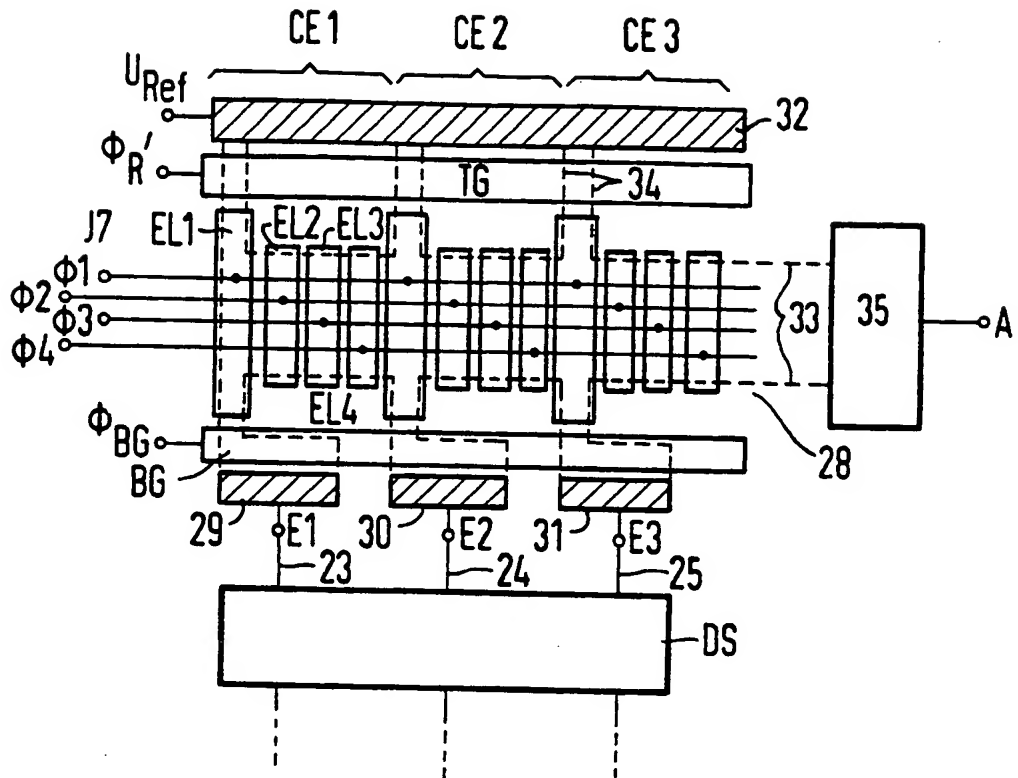
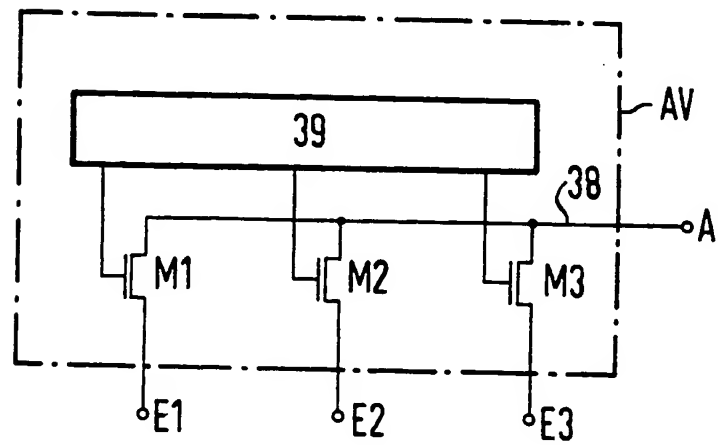


FIG 5





Europäisches  
Patentamt

# EUROPÄISCHER RECHERCHENBERICHT

0027881  
EP 80105482.6

EINSCHLÄGIGE DOKUMENTE			KLASSIFIKATION DER ANMELDUNG (Int. Cl.)
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	betrifft Anspruch	
D,A	<u>DE - A1 - 2 611 771 (SIEMENS)</u> + Fig. 5; Seite 14, Zeile 12 - Seite 15, Zeile 9 + --		H 04 N 3/14 H 01 L 29/94
D,A	<u>DE - A1 - 2 811 146 (INTERNATIONAL BUSINESS MACHINES)</u> + Seite 1, Anspruch 1; Fig. 1; Seite 4, Zeile 7 - Seite 7, Zeile 23 + --		
A	<u>DE - B2 - 2 652 709 (RCA)</u> + Spalte 1, Zeilen 3-26 + --		RECHERCHIERTE SACHGEBIETE (Int. Cl.)
A	<u>US - A - 4 145 721 (INTERNATIONAL BUSINESS MACHINES)</u> + Zusammenfassung; Fig. 1; Spalte 2, Zeile 59 - Spalte 4, Zeile 35 + --		H 04 N 1/00 H 04 N 3/00 H 04 N 5/00 H 04 N 9/00 H 01 L 27/00 H 01 L 29/00 H 01 L 31/00 G 11 C 11/00 G 11 C 19/00
A	<u>US - A - 3 949 162 (ACTRON)</u> + Zusammenfassung; Fig. 1-3; Spalte 4, Zeile 23 - Spalte 5, Zeile 38 + --		
A	<u>DE - A1 - 2 344 513 (SIEMENS)</u> + Fig. 1,3; Seite 3, Zeilen 1-5; Seite 3, Zeile 28 - Seite 4, Zeile 33 + --	1	KATEGORIE DER GENANNTEN DOKUMENTE
A	<u>US - A - 3 876 952 (RCA)</u> + Fig. 5; Spalte 5, Zeile 68 - Spalte 6, Zeile 9 + --	2	X: von besonderer Bedeutung A: technologischer Hintergrund O: mündliche Offenbarung P: Zwischenliteratur T: der Erfindung zugrunde liegende Theorien oder Grundsätze E: kollidierende Anmeldung D: in der Anmeldung angeführtes Dokument L: aus andern Gründen angeführtes Dokument 8: Mitglied der gleichen Patent- familie, übereinstimmendes Dokument
X	Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.		
Recherchenort WIEN		Abschlußdatum der Recherche 11-12-1980	Prüfer BENISCHKA



Europäisches  
Patentamt

# EUROPÄISCHER RECHERCHENBERICHT

0027881  
EP 80105482.6

EINSCHLÄGIGE DOKUMENTE			KLASSIFIKATION DER ANMELDUNG (Int. Cl.) 3
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	betrifft Anspruch	
A	<p>DE - B1 - 2 527 626 (SIEMENS)</p> <p>+ Fig. 1,2; Spalte 3, Zeilen 7-11, Spalte 3, Zeile 24 - Spalte 4, Zeile 6 +</p> <p>----</p>	4	
			RECHERCHIERTE SACHGEBIETE (Int. Cl.) 3